



Okika
DEVICES

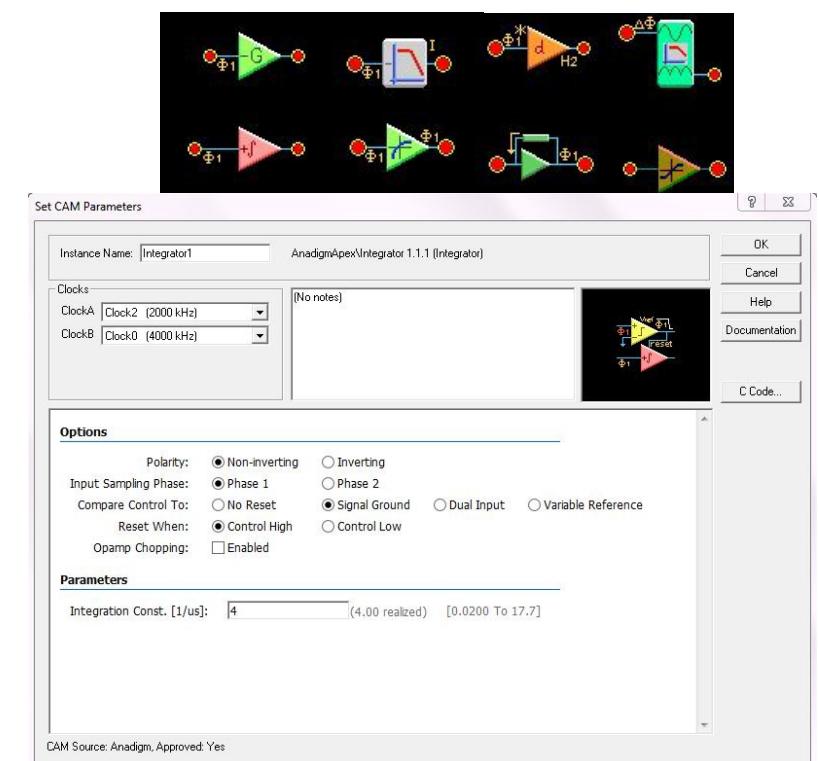
任意設定可能なアナログモジュール技術講習

Configurable analog modules technical training

Class IV

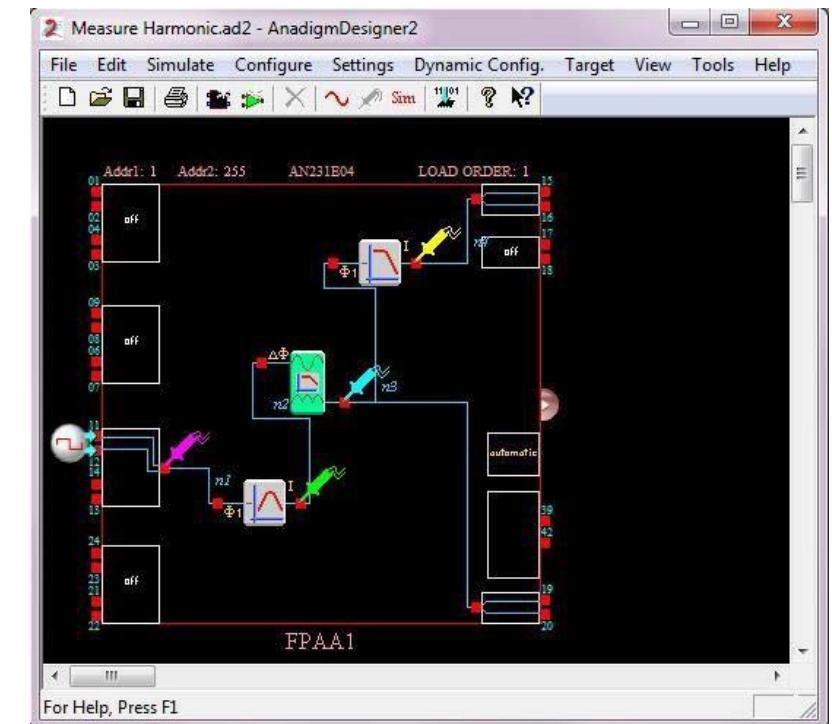
CAM : Configurable Analog Module

- 任意設定可能なアナログ・ビルディングブロック・モジュールです。
専用のCAE AnadigmDesigner2を通して設計・制御することができます。
- 複雑な回路でも 単にCAMモジュールを選択。 設定、配置、配線する
だけで構築できます。
- 回路設計の「速さ向上」と「簡易さ」を実現しています。

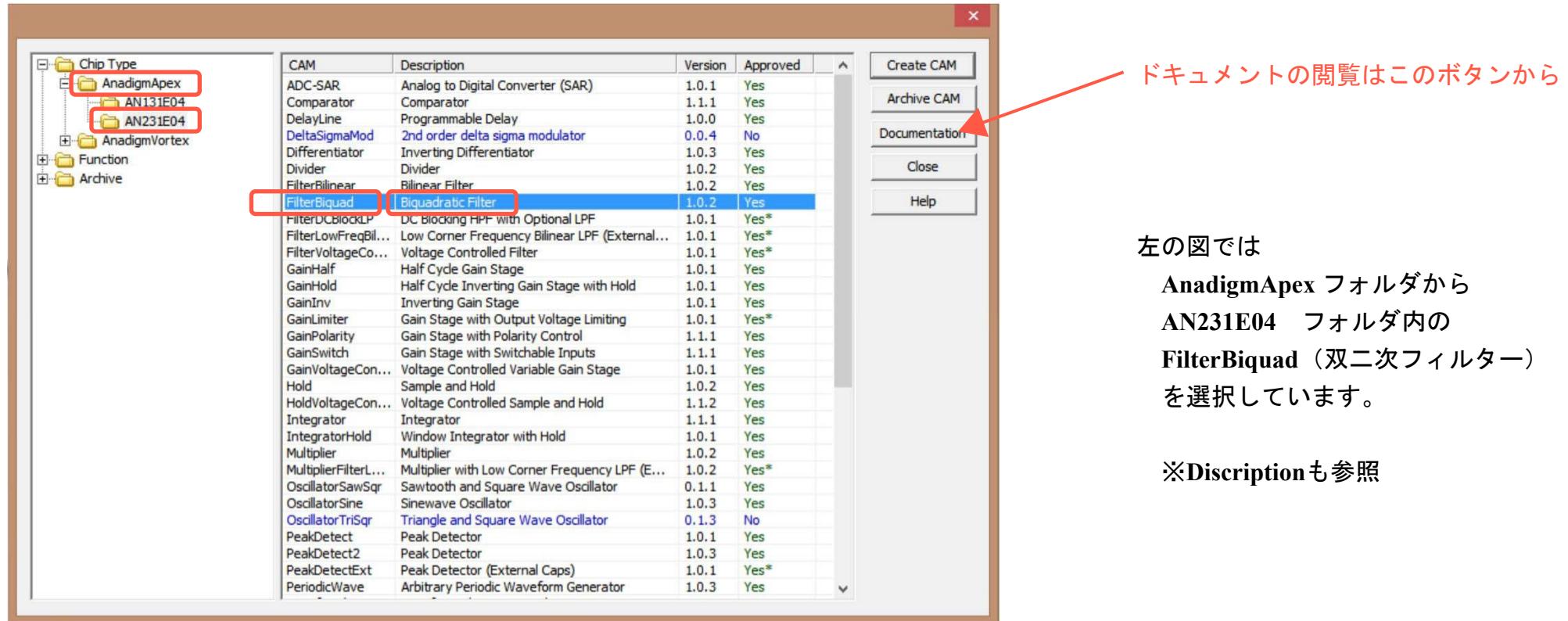


● ダイナミックで かつ強力な使いやすさ

- ♥ 複数の回路トポロジー - CAMが要求に応じた回路を生成
- ♥ 動的なユーザーインターフェース - 多彩なオプションと仕様を変更可能
 - ・ CAMの限界に挑戦できるようにする
 - ・ 正常な構成・使用方を制御する
- 後述のCAMドキュメントが特徴について解説します



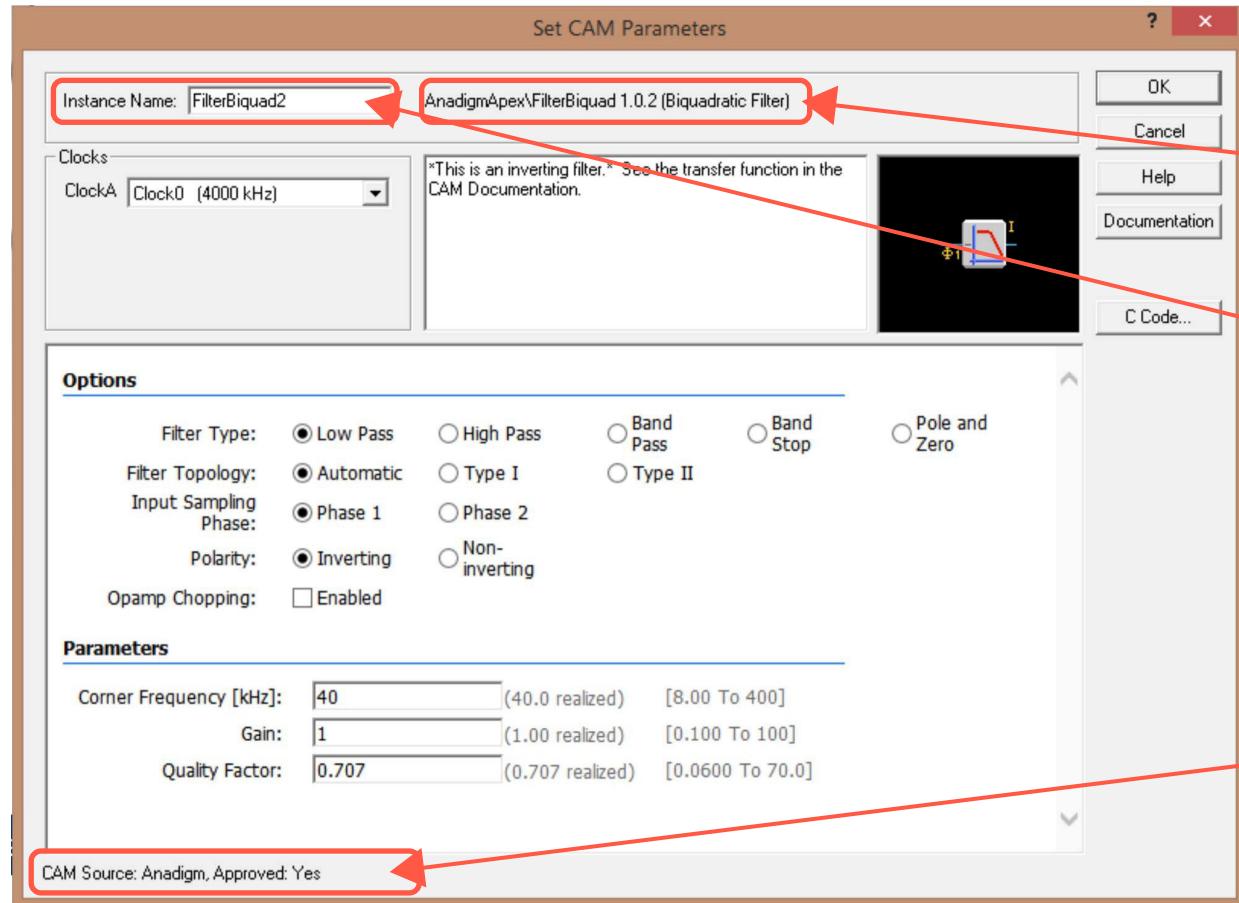
CAMの選択



AnadigmDesigner2において CAMは複数の回路の構成を用意しています。

まずは基本機能を選択して、その後に詳細を設定することができます

CAM の情報



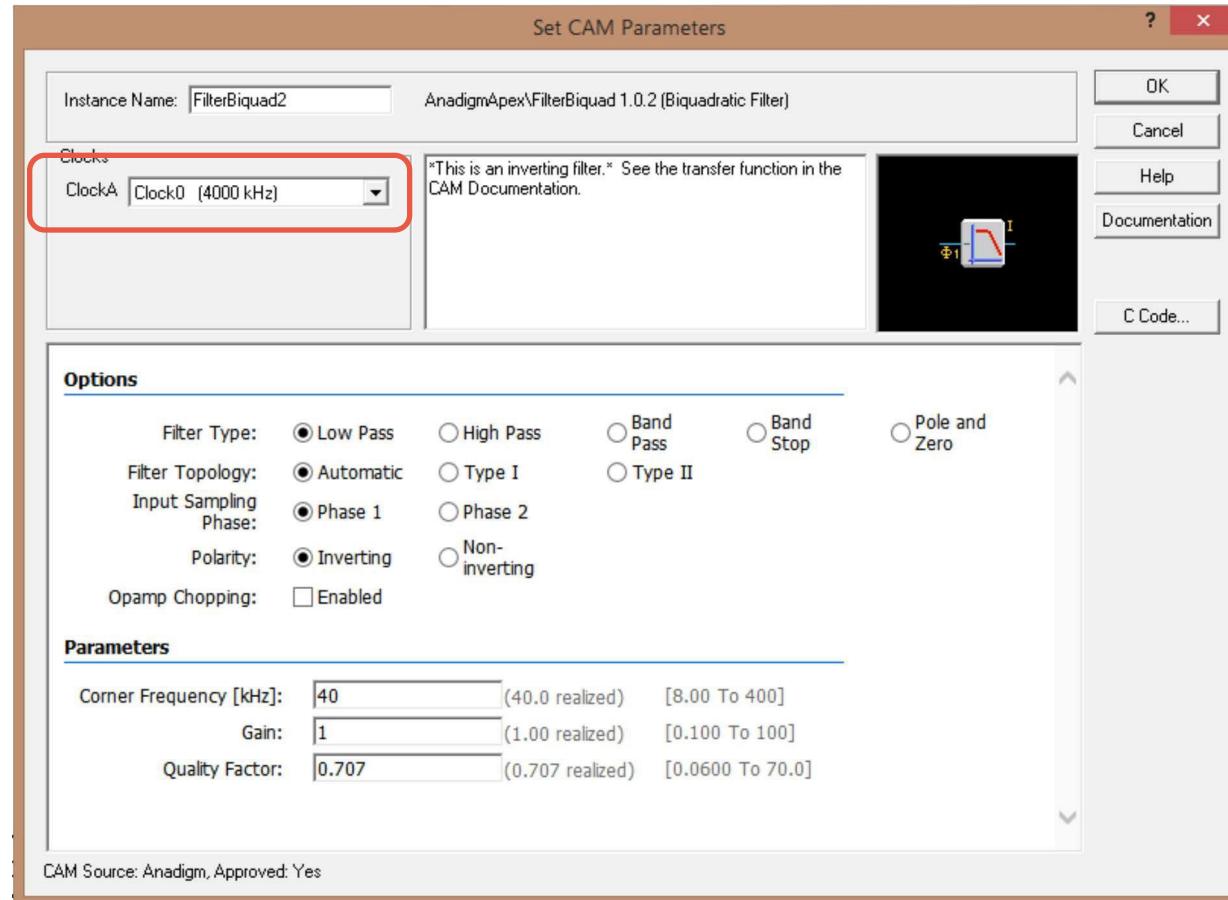
表示されたデーターのパス名です

インスタンスネーム

※必要に応じて変更することは可能です

CAM使用の承認レベルが表示されています

CAM のクロック設定

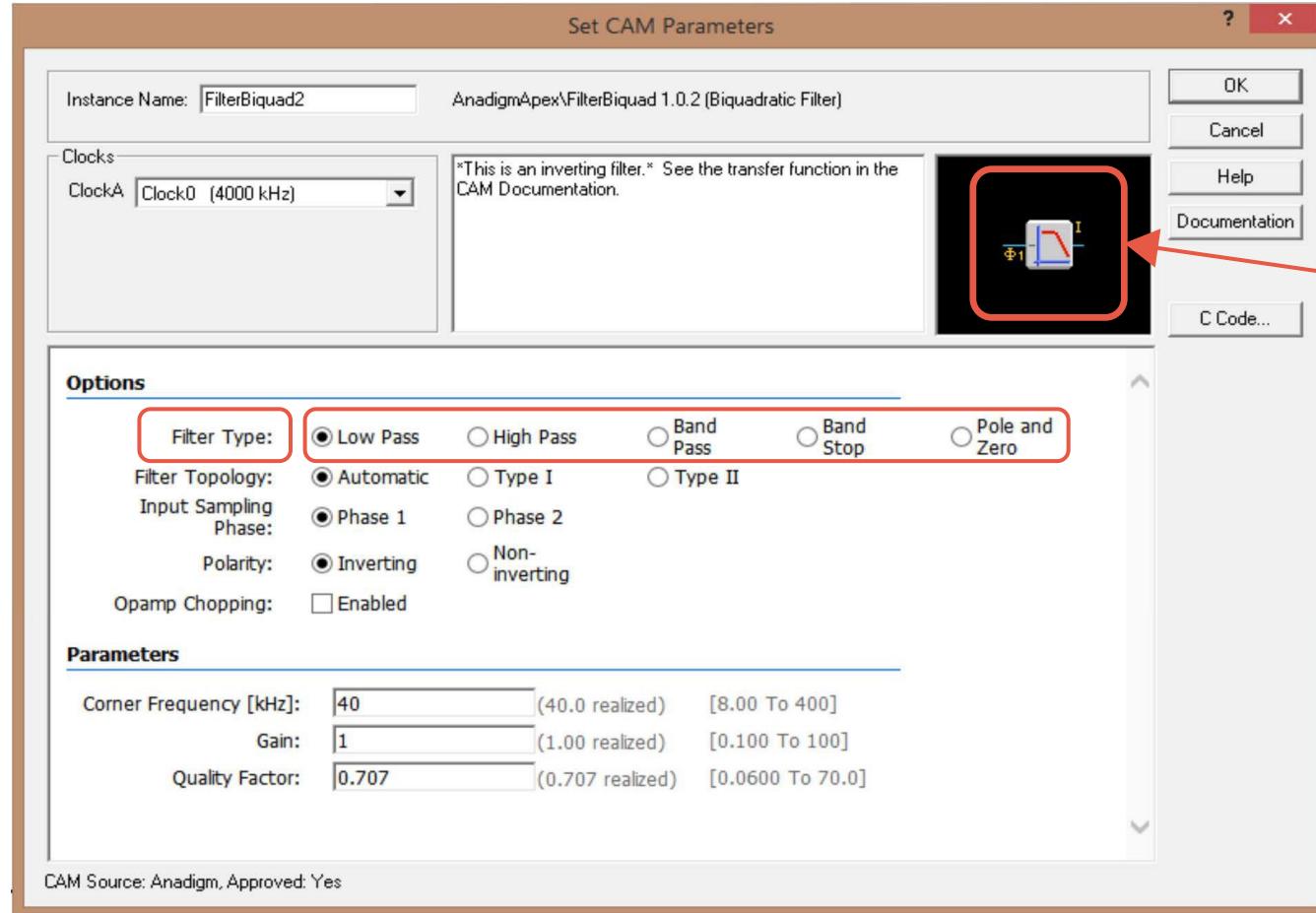


・ クロック設定

CAMクロック (CLOCKA) をチップクロック (クロック0) に関連付け、そのチップクロックの周波数を表示します。チップクロックの周波数は「チップ設定」ダイアログボックスで設定されます。

- 信号経路内の全てのCAMは、アナログクロック (CAM CLOCKA) として同一のチップクロックを使用してください。
- 一部のCAMパラメータはクロック依存します。
(フィルタのコーナー周波数)
 - 本設定のチップクロック周波数が変更された場合、これらのCAMは再構成する必要があります
- 複数のクロックを持つCAMに関しては、それらの関係に関する指示項目が含まれてきます。

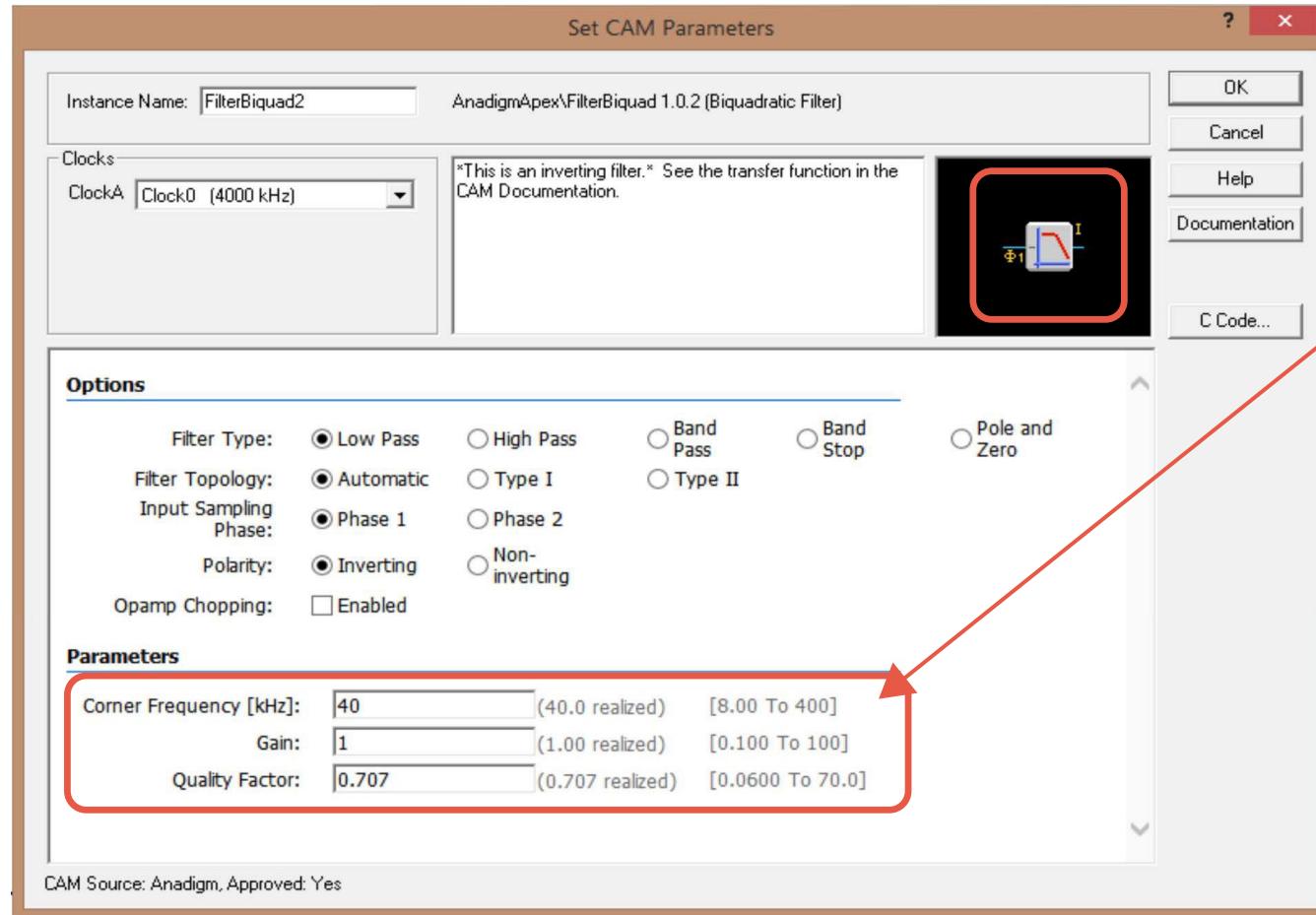
CAM のオプション設定



・CAMのオプション

- オプション設定で回路構成を構成します。
この設定は回路記号にも反映されます。
オプションとパラメータは変更可能です。
- 互換性のない組み合わせや利用不可な場合には、
オプション類がグレー表示される場合があります。

CAM のオプション設定

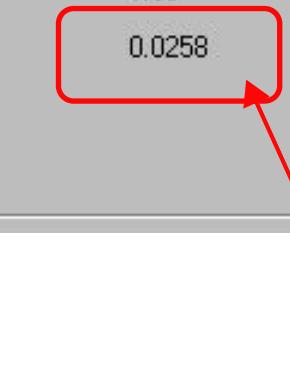


左から

- ・パラメーターの名前
単位を含む場合もあります。
- ・設定ボックス
ユーザー設定値を入力します。
- ・推奨値 (Realized)
回路構成からの推奨値が表示されます。
- ・設定値の範囲
設定可能な値の範囲を示しています。

量子化と誤差

CAM Parameters			
Parameter:	Value:	Limits:	Realized
Gain 1 (UpperInput)	<input type="text" value="1"/>	0.0100 To 6.55	1.00
Gain 2 (LowerInput)	<input type="text" value="0.0257"/>	0.0100 To 100	0.0258



実現計算値 (Realized)は 量子化されているプログラマブルなコンデンサバンクの比率より計算されています。

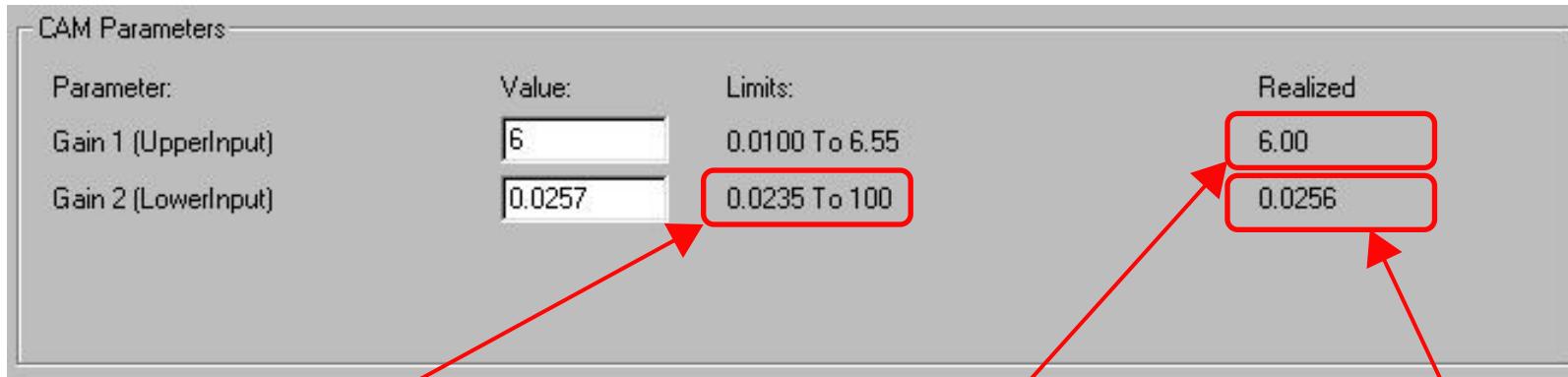
現実の測定値は、実現値の量子化に加えて誤差が生じる可能性はあります。

$$\text{Gain (Realized)} = 0.02575$$

$$\text{Gain (Measured)} = 0.0259 \quad \therefore \text{ 誤差は} 0.6\%$$

$$\frac{6 \text{ Unit Caps}}{233 \text{ Unit Caps}} = 0.02575$$

パラメーター相関



限界値はダイナミックに変化いたします。
目標値を変更すると、限界値の値も変化する場合があります。

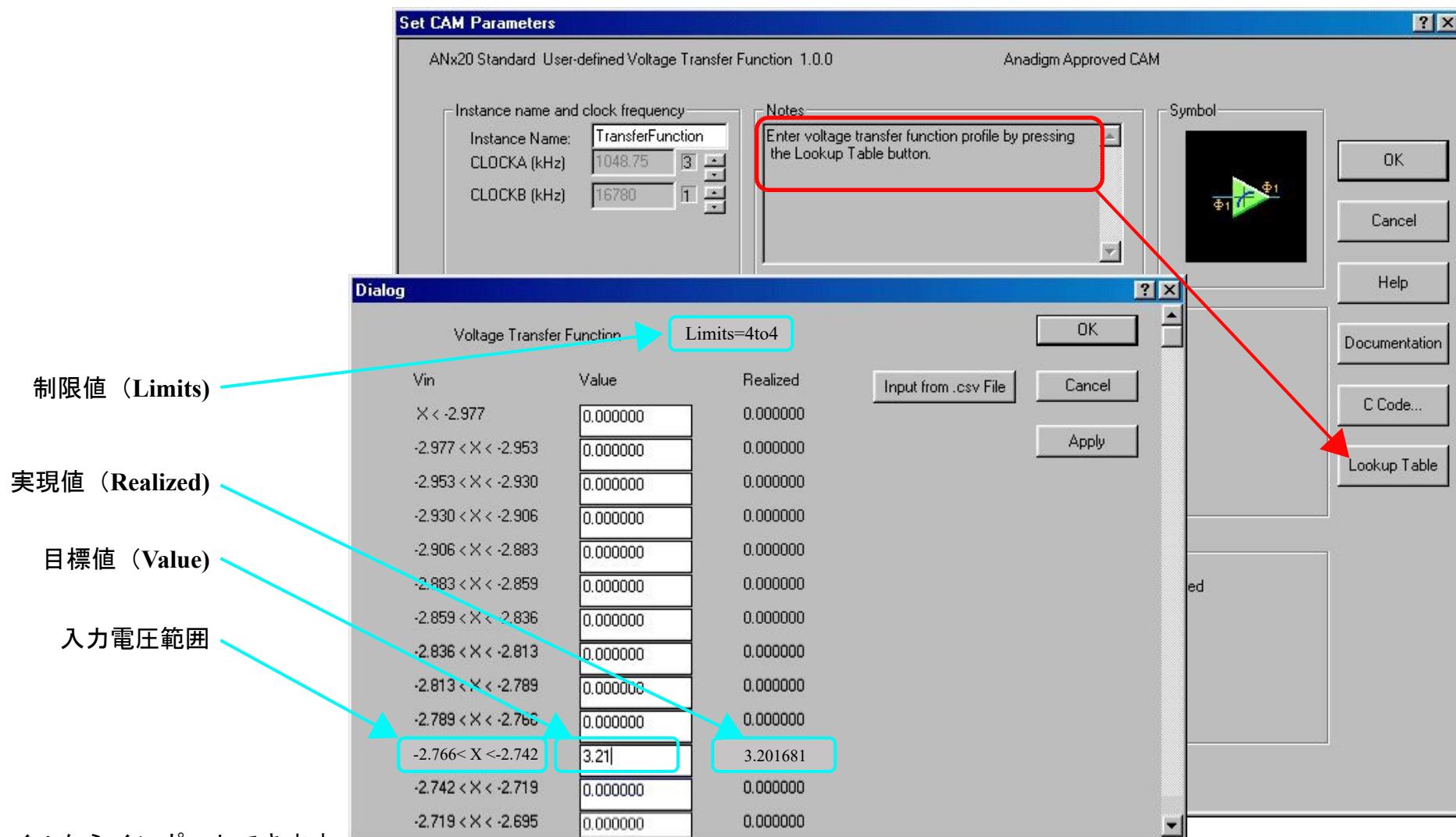
- ゲイン1が6. 0の場合
ゲイン2は0. 0235未満には設定できない
- ゲイン2が0. 0257の場合
ゲイン1は6. 55を超えてはならない

$$\frac{234 \text{ Unit Caps}}{39 \text{ Unit Caps}} = 6.0$$

$$\frac{1 \text{ Unit}}{39 \text{ Unit Caps}} = 0.2564$$

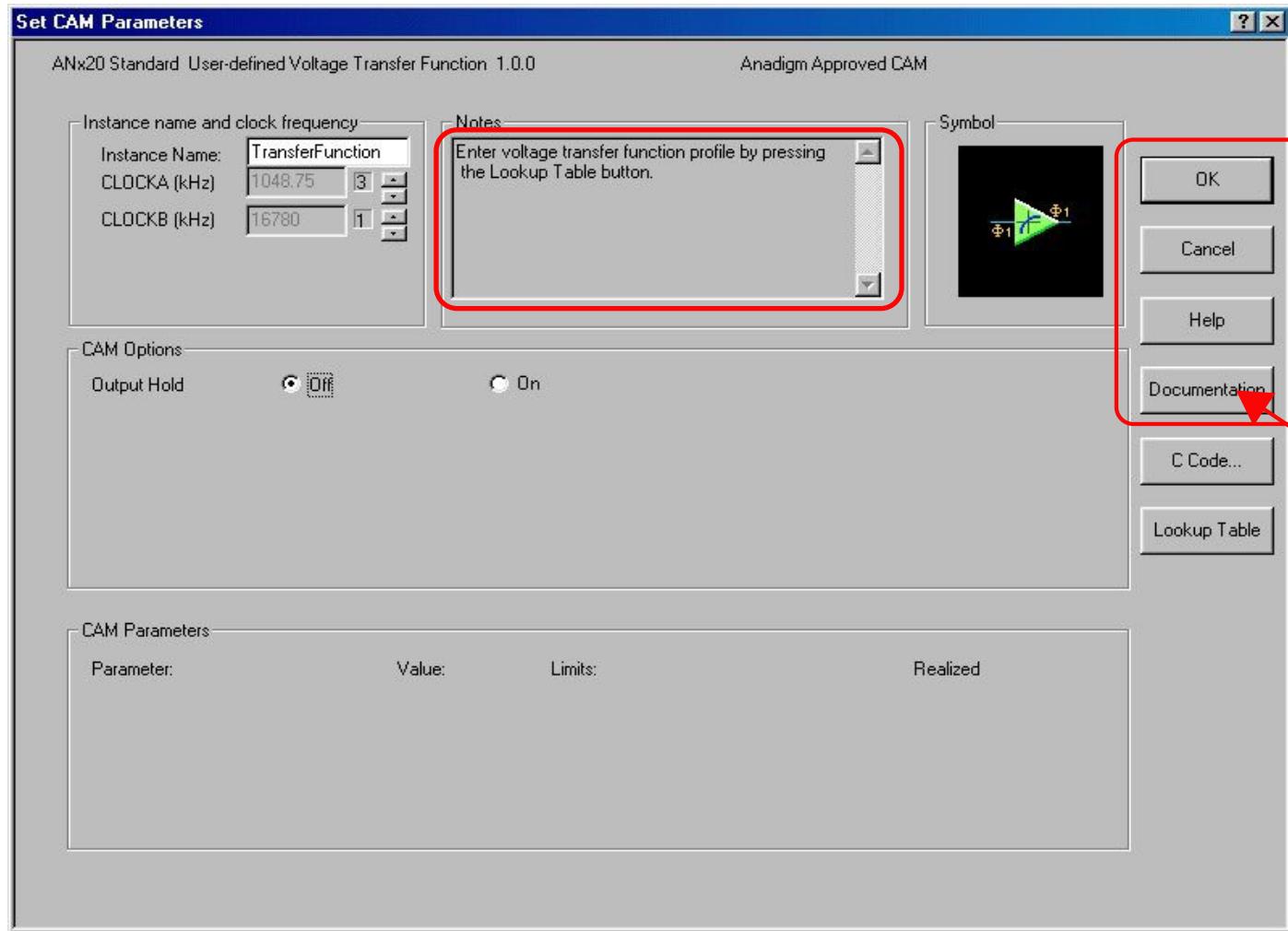
実現値(realized)はコンデンサ比率の組み合わせに基づきます。
1つの目標値を変更すると複数の実現値が変化する可能性があります。

CAM LUT(LookUp Table)の設定



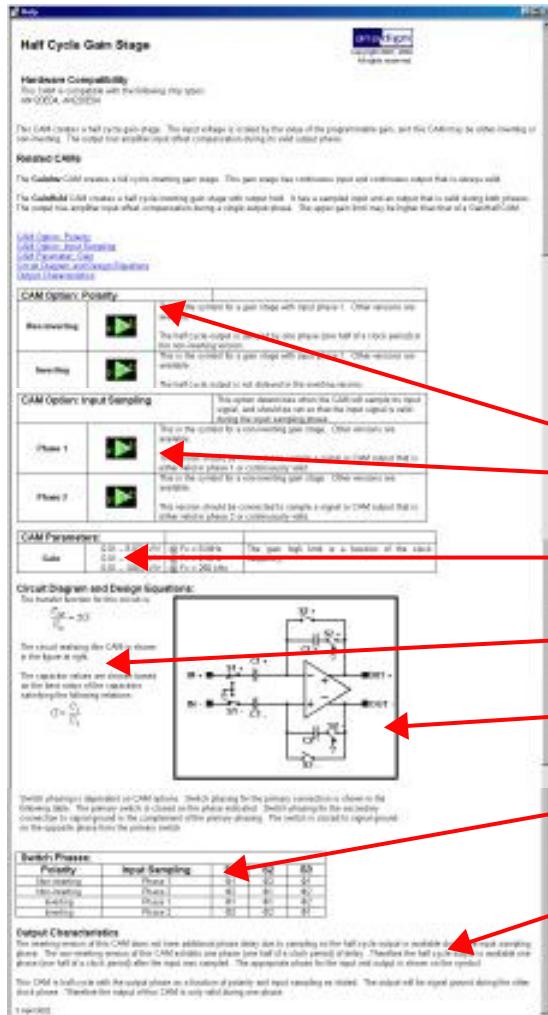
※LUTは.csvファイルからインポートできます

CAM 設定最終章



オンラインヘルプ（Document）
が利用可能です

オンラインCAMドキュメンテーション



使用承認許諾されているCAMには、構築および
使用法に関する情報が準備されています。

一部のCAMには、その特別な機能に関する情報が
記載された追加設計ノートが含まれている場合も
あります。

各CAMオプションの詳細

各CAMパラメーターの詳細

設計式

回路図

スイッチ位相

出力特性の記載

CAMの配置と配線

- CAMをチップ境界内に配置
 - 緑色の警告マークは、CAMを他の要素の上に配置できないことを示します
 - 赤色の警告マークは、CAMを実装するのに利用可能なリソースが不足していることを示します
- CAMコントラクト間の配線
 - 許可される接続はルール適合なものです
- シミュレーション用にチップを接続できます

クロック位相(Clock phases)

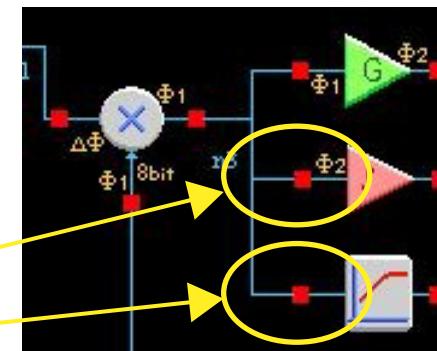
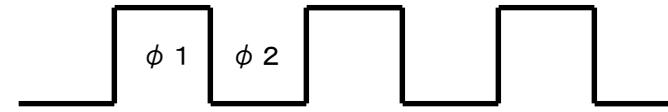
- 各クロックは非重複の位相で構成されます
- CAMの位相記号は、その位相でのみサンプリング動作することを示しています

※： $\Delta\phi$ は動作中にサンプリング位相が変化することを示します

- CAM出力の位相記号は、その位相でサンプリングすべき出力を示しています

【注意】位相出力は、同相の位相で作動する入力のみ安全に接続できます

- 入出力特性に関する詳細は、常にCAMのドキュメントを参照してください

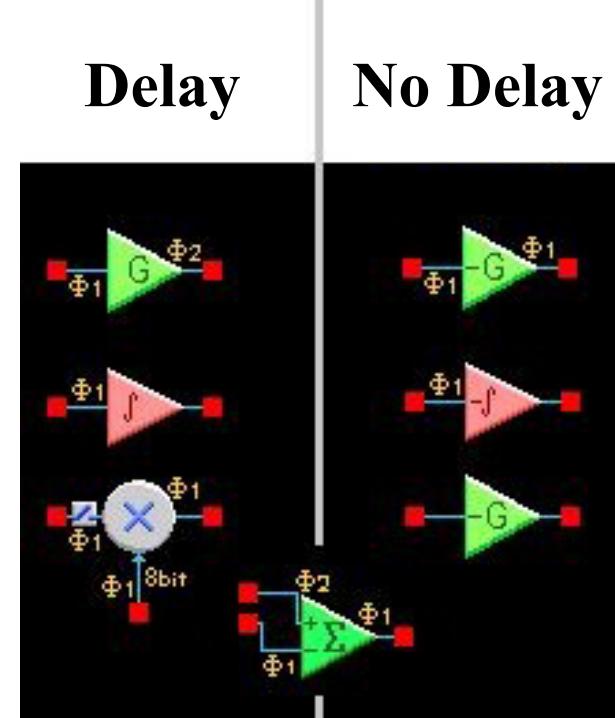


クロックディレイ(Clock delay)

- CAMはクロック駆動スイッチのタイミングにより信号遅延が生じる場合があります。これはフィルタ位相遅延とは異なります。
- クロック周波数が信号周波数より十分に高い場合、クロック遅延は通常無視できます。

例 - 10 kHz信号のCAMは半クロックサイクルの遅延を持つ
- 50kHzクロックの場合36度の遅延（顕著な場合あり）
- 1 MHzクロックの場合1.8度の遅延（おそらく無視できる）

- クロック遅延は記号だけでは示されない
- 入力/出力特性に関する詳細はCAMドキュメントを参照してください。



.cam ファイル

- ・ プライマリCAMファイル
- ・ ASCIIベース
- ・ AnadigmDesigner® 2 で直接読み込み可能
- ・ 厳密なフォーマット、キーワード駆動型でエラーチェックは済

名前、バージョン、ユーザーインターフェース制御、回路定義、パラメータ計算、
シンボル、シミュレーション方程式、CCODE など

.chm ファイル

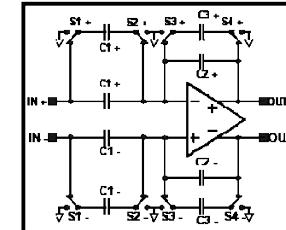
- ・ CAM ドキュメントまたはヘルプファイル
- ・ コンパイル済み HTML
- ・ AnadigmDesigner®2によって参照
および表示される

CAMゲイン素子 (CAM gain elements)

利得調整する素子は基本的に4種類用意され 各CAMで繰り返し使用されています。

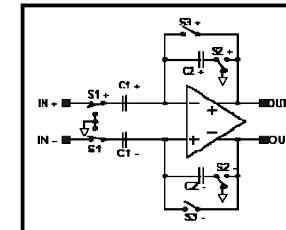
● **xxxInv**

- ◆ 反転出力
- ◆ 連続時間 - 入力はサンプリングされない



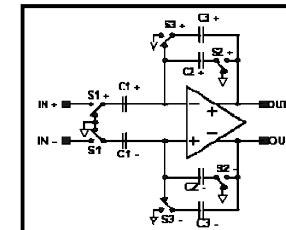
● **xxxHalf**

- ◆ 反転または非反転
- ◆ アンプ入力オフセット補償
- ◆ ハーフサイクル (1フェーズ間に output はゼロ)
- ◆ クロック周波数/利得制限の影響を受ける



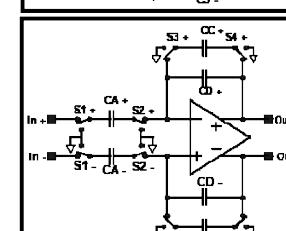
● **xxxHold**

- ◆ 反転出力
- ◆ 1相のみのアンプ入力オフセット補償



● **xxxFilter** - シングルポール・ローパスフィルタを使用

- ◆ 反転または非反転



Standard library

- **GainHalf**

- ・ハーフサイクル



- **GainHold**

- ・反転機能のみ



- **GainInv**

- ・遅延なし



RectifierFilter (整流平滑回路)

- **RectifierFilter**

- ・全波/半波
- ・正転/反転



- **RectifierHalf**

- ・全波/半波
- ・正転/反転



- **RectifierHold**

- ・半波 反転のみ

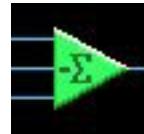


Standard library

Summing (加算回路)

- **SumInv**

- ・最大 3 入力



- **SumDiff (SumHalf)**

- ・最大 4 入力
- ・入力分岐が反転または非反転となるため、加算または減算が可能



Filter (フィルター関数)

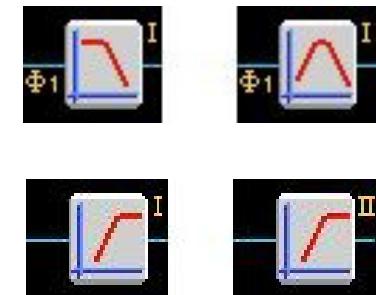
- **FilterBilinear** (双一次フィルター)

- ・ローパス/ハイパス/全パス



- **FilterBiquad** (双二次フィルター)

- ・ローパス/ハイパス
- ・バンドパス/バンドストップ
- ・複数の回路要素から自動選択



いくつかの他のCAMは、ローパス双一次フィルター (*FilterBilinear*)を使用しています

Standard library

Math (微分/積分器)

Differentiator (微分器)

- 出力電圧のスルー
(ドキュメント参照)



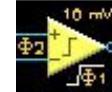
Integrator (積分器)

- リセット機能付き/無しが選択可能



Comparator

- シングル/デュアル入力
- 可変基準電圧

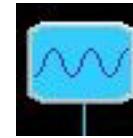


Sample and Hold



OscillatorSine

- 内部基準電圧誤差の影響は受けます



Voltage (+/-3VDC)

- 内部基準電圧誤差の影響は受けます



Multiplier (乗算器)

Multiplier

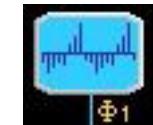
- ・SARを使用（入力Yは量子化される）
- ・内部基準電圧誤差の影響を受ける
- ・入力Xに対するオプションのサンプル &ホールドにより、2つの入力のサンプリング時間を均等化
(チップリソースを使用)



LUT (LookUp-Table)

PeriodicWave(周期波形)

- ・ハーフサイクル/出力ホールド
- ・LUTを使用してユーザー定義の周期的な出力電圧シーケンスを生成
- ・ドキュメントにはLUTのロード方法に関するヘルプが記載されています



TransferFunction (伝達関数)

- ・半周期/出力ホールド
- ・SARとLUTを使用して入力のA/D変換を行い、適切なユーザー定義出力電圧を生成します



ご参加ありがとうございました

Thank you for participation

Gracias por su participación

Merci de votre participation

感謝您的參與

Vielen Dank für Ihre Teilnahme