

はじめに

オペアンプにオフセットが存在することは、残念ながら避けられない事実である。このオフセットは、高利得回路において特に問題となる。なぜなら、オペアンプのオフセットは、おおむね回路の利得に比例して増幅されるからである。このような場合、結果として生じる出力オフセットは、利用可能な信号振幅を制限するほど大きくなる可能性があり、極端な場合にはオペアンプを飽和させることさえある。この影響は、利得段だけでなく予期せぬ箇所でも発生しうる。例えば、一部のフィルタ構成では内部で高利得が生じ、オペアンプのオフセットと悪影響を及ぼし合うことで回路全体の性能を低下させることがある。

CABオペアンプ（およびチョッピング増幅器自体）のチョッピング方式は、オペアンプの大きな固有オフセットでは良好に動作しません。高利得、顕著なオペアンプオフセット、チョッピングの組み合わせは、オペアンプ出力に大きな矩形波を生成する可能性があります。これは通常、問題にならないほど高い周波数ですが、後続回路でセトリング問題を引き起こす可能性があります。

オペアンプのオフセットに対処する回路トポロジは数多く存在する。オペアンプオフセットの補償には半周期構造が頻繁に採用されますが、特定の状況下では常に適用可能とは限りません。FlexAnalogTMFPAAのプログラム可能な特性上、あらゆる状況におけるオペアンプオフセットの影響を補償することは事実上不可能です。そのためFlexAnalogTMFPAAは、オフセットを発生源で大幅に低減する手法で対処します。

FlexAnalogTMFPAAには、CAB、IO、チョッパ増幅器の入力オフセットを低減する自動ゼロ調整機構が組み込まれています。本ドキュメントでは、その仕組みと、構成または再構成による使用方法を説明します。ドキュメントは主に2つのセクションで構成されています。第1セクションは自動ゼロ調整の詳細な説明、第2セクションは実用的な使用ガイドです。

1. 自動ゼロ調整の詳細な説明

1.1 オートヌルオフセット補正

オートヌル方式は、オペアンプのオフセットを低減するための広く知られ、広く用いられている手法である。本質的には、オペアンプに電流を注入することで、固有のオフセットを補償する働きをする。その結果、オペアンプのオフセットは固有値から大幅に低減される。

複雑なI/O回路とCABオペアンプにはオートヌル方式が実装されており、FPAAにおいて入力ピンから出力ピンまで低オフセット信号経路を構築可能である。またI/O回路にはチョッピング増幅器も備えられており、大幅な利得増幅とオートヌル補正・チョッピング補正の両方を提供できる。これは入力信号が小さく、他の信号処理前に大きな利得増幅が必要な状況向けである。

FPAAのオートヌル方式は差動オフセットのみを対象とする。共模オフセットはユーザー回路トポロジで乗算されないため補正対象外とする。共模オフセットはFPAAの差動特性によりデフォルトで除去される。

1.2 自動ゼロ調整の実装詳細

自動ゼロ調整方式の起動は、以下に詳述するいくつかの方法で可能です。これらの方法はユーザーのプログラミング選択のみが異なり、チップ内部のメカニズムは同一です。本文書において「オペアンプ」は、複合入出力（CAB）またはチョッパ増幅器内のオペアンプを総称します。

1.2.1 主要な構成

オートヌル機能の実装が主な使用方法である。特定のアプリケーションで使用するために電源投入された全てのオペアンプに対して、オートヌルが選択的に作動する。その他のオペアンプは電源オフ状態のままとなり、固有のオフセットは保持される。設定とそれに続くオートヌル処理が完了すると、オペアンプが起動し信号処理が開始される。

オペアンプの自動ゼロ調整が完了すると、オフセット補正値はローカルRAMに保存されます。この値は、デバイスがリセットされるか、電源が再投入されるか、自動ゼロ調整が無効化されるまで保持されます。このRAMはメモリマップの一部ではなく、各オペアンプにローカルに存在します。

1.2.2 再構成

初期設定後、動作条件（温度など）が大幅に変化した場合、定期的に自動ゼロ調整を再実行する必要があることがあります。動作条件の変化によりオペアンプのオフセットがドリフトし、以前に適用された補償が不正確になる可能性があります。また、以前に自動ゼロ調整が行われていないオペアンプを起動し、それらに対して自動ゼロ調整方式を有効化する必要がある場合もあります。これらの操作は再構成によって実行されます。

1.2.3 サスペンデッド・アニメーション

オペアンプに対して（プライマリまたは再構成を介して）オートヌルを実行した後、オペアンプの電源をオフにすることが可能です。その後、当該オペアンプの電源をオンにした場合、動作条件に重大な変化がなく、かつ電源サイクル、リセット、またはオートヌルの無効化が行われていない限り、低いオフセット値が保持されます。

1.2.4 自動ゼロ調整無効時

デフォルトでは自動ゼロ調整は有効ですが、簡単に無効化でき、また展開後に無効化することも可能です。いずれの状態でも、オペアンプは固有のオフセット電圧を表示します。これにより、オペアンプ使用前に自動ゼロ調整に必要な遅延は解消されますが、その価値はおそらく限定的です。

1.3 オペアンプ回路の詳細

IO、CAB、チョッパ増幅器にはオートゼロ方式が採用されている。これらはいずれも基本構造が同一で、下図1に示すように差動入力段にテスト電流を注入する。

オペアンプのオフセット電圧を相殺するために必要な電流の大きさと極性は、逐次近似法によって決定される。

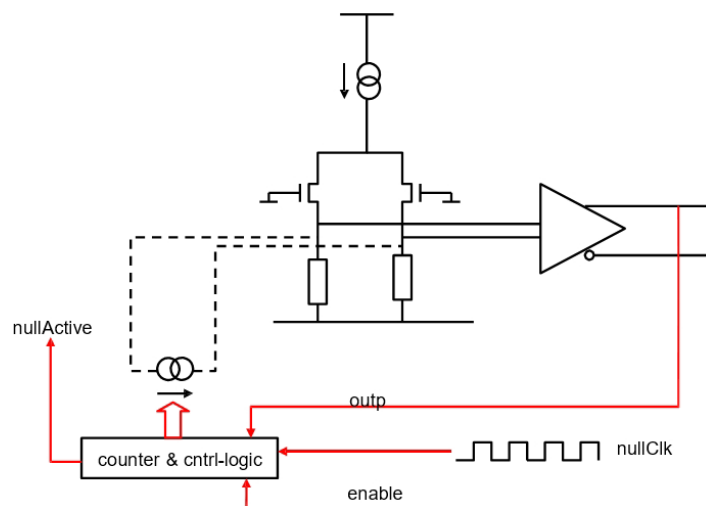


図1. オフセットキャンセル原理

1.4 オートゼロ機能のユーザー要件

オペアンプの自動ゼロ帰還サイクルには、ユーザーによる設定と外部クロックを必要とする外部条件を満たす必要があります。必要な条件は以下の通りです：

- ACLK または DCLK のいずれかに外部クロックを供給すること。
- 適切な低速の内部クロックを得るためのクロック分周器の設定。
- 自動キャリブレーションを有効にするビットを設定すること。
- 自動ゼロ調整中のオペアンプが有効な機能を発揮するまで、指定された待機時間を確保すること。自動ゼロ調整サイクルを実行しない設定のオペアンプは、信号処理を継続します。

外部クロックは、オートヌル方式を動作させるステートマシンを駆動するために必要であり、内部で約100Hzまで適切に分割される必要がある。この目的のために専用のクロック分周器と関連する専用配線が用意されているため、ユーザー側で特別な接続は不要です。自動ゼロ調整クロックは、プリスケアラとして1000倍の固定分周を行い、その後ポストスケアラによりユーザーが最終的な自動ゼロ調整クロック周波数をより細かく制御できるように構成されています。

FlexAnalog™ 自動ゼロ調整方式では、オペアンプを開放ループモードで使用します。このモードでは、オペアンプは支配極周波数と同等の周波数で応答する可能性があります。100Hzは安全な値と見なされます。より高い周波数を使用すると、オペアンプのセトリングが不完全になるため、自動ゼロ調整結果が本来得られる値ほど小さくなり、くいリスクが高まります。

ユーザーが実施すべき必要な操作はすべて、単一の主要な設定で完了できます。必要に応じて他の回路機能も同様に設定可能です。例は付録Aに記載されています。

1.5 自動ゼロ調整終了の表示

自動初期化方式は、処理完了を外部に明示的に通知する手段を備えています。デバイス設定後、LCC_B、MEMSETUP、またはMEMCLKピンをこの機能に割り当てることができます。

1.6 チョッピングと自動ゼロ調整の相互作用

チョッピングは、オペアンプのオフセット電圧をほぼゼロに近づける有効な手法です。チョッピング作動中は、オペアンプの差動出力がチョッピング周波数で+オフセット電圧と-オフセット電圧の間をスイッチングします。高利得が適用されている場合、出力は $+Gain \cdot offset_voltage$ と $-Gain \cdot offset_voltage$ の間で切り替わり、これは数100mV以上に達する可能性があります。チョッピングされた増幅器はこれらの条件下でも動作を継続しますが、出力される大きな方形波は本回路および他の回路のセトリング時間問題を引き起こし、また相当に強いノイズ結合源となります。

これらの理由から、チョッピング増幅器には自動ゼロ調整が極めて望ましい。これによりオフセット電圧の実効値が大幅に低減され、セトリング時間とノイズの問題が大幅に軽減される。

2. 自動ゼロ調整の実践ガイド

2.1 Anadigm Designer 2 ソフトウェアでの設定

幸いなことに、Anadigm Designer 2 ソフトウェアではオートナリング機能の使用が非常に簡単です。ユーザーが行う必要があるのは、以下の手順で機能を有効にすることだけです：

- a. 回路上で右クリック
- b. チップタブを選択
- c. 「オフセット・ナリングを使用」のチェックボックス

をオンにする。図2に示す通り。

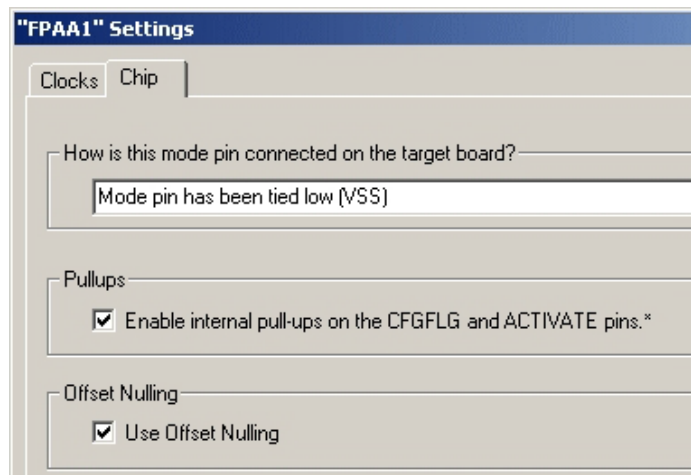


図2. AD2でのオフセット・ナリング有効化

これだけでユーザーの手間は終わりです。Anadigm Designer 2ソフトウェアが自動的に適切な設定データを生成し、オフセットナリングを有効化するとともに、ナリングクロックの正しい周波数（約100Hz）を得るために必要なクロック分周器を計算します。実際、ユーザーがこの操作を行う必要すらありません。なぜなら、自動ナリング機能はデフォルトで有効になっているからです。

ただし、以下の点に注意が必要です：

- a. 回路で実際に使用されているオペアンプのみが自動ゼロ調整されます。
- b. 自動ゼロ調整されたオペアンプは、リセット、電源オフ、または自動ゼロ調整が無効化されるまでその状態を維持します。
- c. 自動ゼロ調整には設定直後に約60msの遅延が必要であり、この間自動調整対象のオペアンプは使用できません（2.3節参照）。

点「a.」について：自動ゼロ調整が有効なプライマリ構成で回路がロードされている場合、その回路が全てのオペアンプを使用していないとします。その後、ユーザーが別の回路への再構成（更新でありプライマリ構成ではない）を行い、以前に未使用だったオペアンプを有効にした場合、新たに有効化されたオペアンプには自動ゼロ調整が適用されません。この状況では、ユーザーは自動ゼロ調整を再起動する必要があります。以下のいずれかの方法で実行可能です：

- i. 再構成された回路で自動ゼロ調整が無効化されている場合、FPAAへの再構成送信後に、自動ゼロ調整を再有効化する短い自動ゼロ調整再構成が送信される。これにより、新規回路内の全オペアンプに対して自動ゼロ調整が強制的に再実行される。この短い自動ゼロ調整再構成は付録Bに示す通りである。

- ii. 代替手段として、回路をリセットし、2番目の回路をプライマリ構成として送信する方法があります（もちろんオートナリングは有効化済みです）。この方法では、リセットによる追加遅延と新たなオートナリングシーケンスが発生します。

注記：上記i.で言及され、付録Bに記述されている短い自動ゼロ調整再構成は、自動ゼロ調整が無効化されていたプライマリ構成または再構成の後、FPAAに送信できます。これにより自動ゼロ調整が実行されます。ただし、先行する構成で自動ゼロ調整が有効化されていた場合、短い自動ゼロ調整再構成は自動ゼロ調整を有効化しません。

新しい回路への切り替え時に遅延を一切許容できない場合、ユーザーは以下のいずれかの方法を選択できる：

- i. 最初に、後続回路で使用したい全てのオペアンプを有効化し、もちろん自動ゼロ調整を有効にしたプライマリ回路を用意します。プライマリ構成後、全てのオペアンプは自動ゼロ調整されます。その後、ユーザーは（自動ゼロ調整を有効にしたまま）全ての回路間で再構成できます。再構成された各回路において、オペアンプは自動ゼロ調整されたオフセット（上記参照点b）を維持し、追加の自動ゼロ調整シーケンスは発生しないため、再構成された回路は即座に機能するようになる。
- ii. 新規回路でオフセットが重要でない場合、ユーザーは再構成時に自動ゼロ調整を無効化できます。これにより回路は即時機能しますが、オペアンプは（より大きな）固有オフセットを保持します。

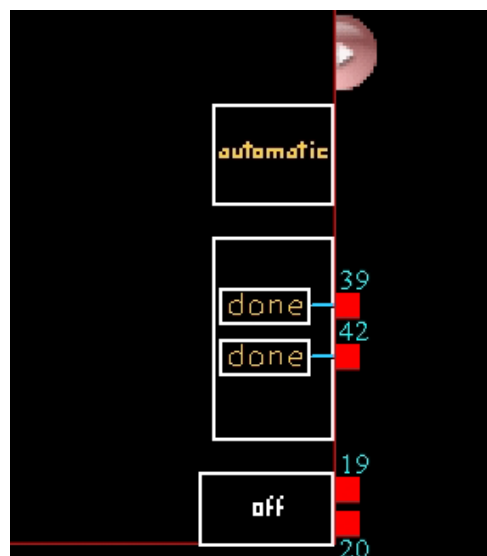


図3. オートナリング済みデジタルI/Oセル

前ページの項目「c.」について。自動ゼロ調整には遅延が生じ、調整中はオペアンプが機能しない点に留意が必要です。従って、設定後60msの遅延を経た後から回路を使用するようユーザーは確認してください。自動ゼロ調整完了時にFPAAが信号を出力するよう設定可能です（図3参照）。自動ゼロ調整完了信号を有効にするには、Anadigm Designer 2ソフトウェアでデジタルI/Oセルをダブルクリックし、Dout1（ピン39）またはDout2（ピン42）のいずれかに対して「Auto-null Done」を選択します。

図3は両信号を有効化したデジタルI/Oセルを示しています。注：ピン39はLCCとも呼ばれ、ピン42はMEMCLKとも呼ばれます。

2.2 自動ゼロ調整遅延

図4は、単一のGainInv CAMを含む回路のプライマリ構成時の波形を示しています。下段のトレースはSCLKを示しています。コンフィギュレーション完了後（SCLKのパルス停止）、自動ヌル処理DONE信号がローレベルになり、アナログ出力はVMRに遷移しますが、出力信号は発生しません。約60ms後にアナログ出力が開始され、その後、自動ヌル処理DONE信号がアサートされます。

オペアンプが動作を開始した後、done信号が直ちにアサートされないことが確認できる。自動ゼロ調整DONE信号の目的は、単にFPAA内のアナログ回路を安全に使用できることをシステム全体に通知する信号をユーザーに提供することにある。ユーザーは60ms待機するか、done信号を利用することができる。

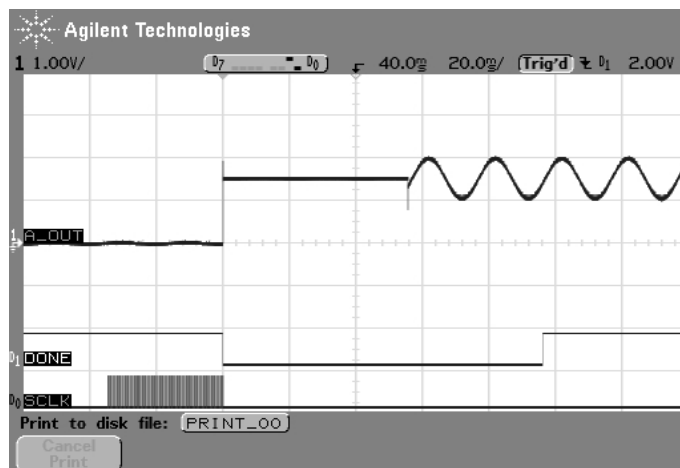


図4. オートヌル機能付き基本構成

オートヌル処理の完了とオートヌル完了信号のアサートまでの正確な遅延は、マスタークロック周波数とオートヌルクロック分周器から計算できます。前述の通り、オートヌルクロックはマスタークロックを固定プリスケラ1000と可変二次分周器で分周して得られます。ソフトウェアは、自動ゼロ調整クロックを可能な限り100Hzに近づけるよう二次分周器を計算します。ソフトウェアは二次分周器値を構成データ（付録A参照）のバンク0、バイト14に格納します。なお、クロック分周器は1を除き偶数値のみであるため、実際の分周値を得るには設定バイトに2を乗算する必要がある（設定バイトが0の場合は分周値1を意味する）。最後に、自動ゼロ調整は6クロック周期で完了し、自動ゼロ調整完了信号は10クロック周期でアサートされることを認識しておく必要がある。

自動ゼロ調整遅延の計算式は以下の通りです：

自動ヌル完了遅延 = $6 \times 1000 \times \text{Div} / \text{Fmaster}$ アサート完了信号遅延 =

$10 \times 1000 \times \text{Div} / \text{Fmaster}$ ここで、Div は自動ヌル処理用二次分周器、

Fmaster はマスタークロックの周波数である。

注記：クロック分周器は設定終了前に有効となるため、設定バイトストリームの末尾から遅延を計測する場合、これらの遅延はわずかに短くなります。

2.3 オフセット電圧の分布

固有のオフセット電圧は、平均値を中心とするガウス分布に従います。理想的には平均値はゼロですが、差動回路のレイアウトの不完全さにより、しばしば数mV程度ずれています。自動ゼロ調整後、オフセット電圧は指定範囲内に収まりますが、分布は量子化され、より矩形に近い形になります。図5および6に示す2つの例には、10,000個のオペアンプデータポイントが含まれています。

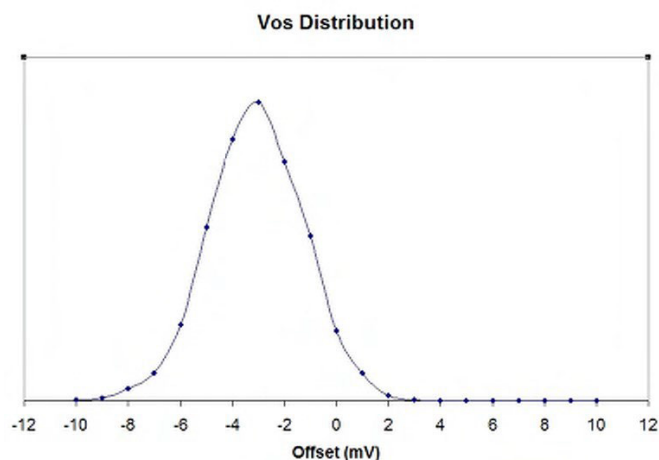


図5. 本質的入力オフセット

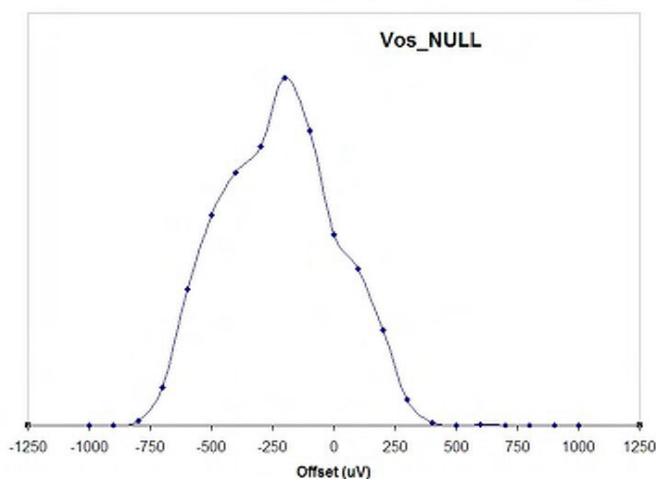


図6. オートナリング後のオフセット

注：統計的測定誤差により、このグラフの形状は特にオフセット値が非常に低い場合に偏りが生じます。

付録A - プライマリ構成

以下は、プライマリ構成として使用される構成ビットストリーム の例であり、IO1のオペアンプのオフセット補正が必要な場合です：

行	16進数	2進数	備考
1	0000	00000000	
2	0001	00000001	
3	0010	00000010	
4	0011	00000011	
5	0100	00000100	
6	0101	00000101	
7	0110	00000110	
8	0111	00000111	
9	1000	00001000	
10	1001	00001001	
11	1010	00001010	
12	1011	00001011	
13	1100	00001100	
14	1101	00001101	
15	1110	00001110	
16	1111	00001111	

00	00	00000000	ダミーバイト	
01	00	00000000	ダミーバイト	
02	00	00000000	ダミーバイト	
03	00	00000000	ダミーバイト	
04	00	00000000	ダミーバイト	
05	D5	11010101	同期	
06	B7	10110111	DIC バイト	
07	20	00100000	DIC バイト	
08	01	00000001	DIC バイト	
09	00	00000000	DIC バイト	
10	01	00000001	プライマリ設定 - デバイスID = 1 を設定	
11	C1	11000001	制御バイト	
12	CE	11001110	スタートバイトアドレス = 14 - update2follow - 基本エラーチェック	
13	00	00000000	RAMバンク = 0	
14	04	00000100	ブロック #1 の 4 データバイト	
15	51	01010001	バンク:0 - バイトアドレス:14AZクロック、二次分周比 = 162	
16	00	00000000	バンク:0 - バイトアドレス:15	
17	01	00000001	バンク:0 - バイトアドレス:16Null_En_IO<0> (IO1)	
18	F1	11110001	バンク:0 - バイトアドレス:17 電源参照および GWPRUP。	
19	2A	00101010	ブロック #1 の終わり	
20	DF	11011111	開始バイトアドレス = 31 - update2follow - 基本エラーチェック	
21	01	00000001	RAMバンク = 1	
22	01	00000001	ブロック #2 の 1 データバイト	
23	FF	11111111	バンク:1 - バイトアドレス:31 Alt-ID = 255 (デフォルト = 255)	
24	2A	00101010	ブロック #2 の終わり	
25	91	10010001	開始バイトアドレス = 17 - NOupdate2follow - 基本エラーチェック	
26	02	00000010	RAMバンク = 2	
27	03	00000011	ブロック #3 の 3 データバイト	
28	F0	11110000	Bank:2 - ByteAddr:17 IO1: LocalP <-> IO_P	ローカルN <-> IO_N
29	82	10000010	バンク:2 - バイトアドレス:18 IO1 フィルター有効化 IO1 LPWR UP	
30	01	00000001	バンク:2 - バイトアドレス:19 IO1 HP LP (オペアンプ電源モード)	
31	2A	00101010	ブロック #3 の終わり	
32	00	00000000	ダミーバイト	

特に注意すべき点は以下の通りです：

- 15行目、オートマルチクロックはユーザー設定値162で分周され、関連するプリスケアラの固定値1000と組み合わせることで、デモボードの16MHzクロックに対して98Hzのオートマルチクロックが生成されます。注：Anadigm Designer 2ソフトウェアはこの分周比を自動的に計算します。
- 17行目、IO1オペアンプが自動ゼロ調整用に選択されています。このバイトと15バイトにビットを追加するだけで、他のオペアンプを自動ゼロ調整用に選択できます。注：Anadigm Designer 2ソフトウェアは、ユーザーの回路に応じてこれらのビットを設定します。
- 28行目、オペアンプの入力はパッケージピンに接続される（ソフトウェアで設定）。
- 29行目と30行目、オペアンプは高電力モードで起動されます。オペアンプが起動されていない場合（高電力モードでも低電力モードでも）、ソフトウェアで設定された自動ゼロ調整サイクルを単に無視します。

付録B – オートヌル再構成

以下は自動ヌル化の再設定を短時間で実行する手順です。このバイトストリームは、自動ヌル化が無効化されていた初期設定または再設定後に、自動ヌル化を起動するために使用します。なお、先行する設定で自動ヌル化が有効化されていた場合、このバイトストリームは効果を持ちません。このバイトストリームは、無効化されていた自動ヌル化を再有効化し、新たな自動ヌル化シーケンスの開始を強制するように設計されています。

Hex Notes

D5 sync

01 ID

C1 Control byte

CB start with byte 11 (another block to follow)

00 bank 0

01 1 byte to follow

40 enables auto-nulling for the chopper amplifier

2A end of block

8F start with byte 15 (last block)

00 bank 0

02 2 bytes to follow

FF enables auto-nulling for all the CAB OpAmps

0F enables auto-nulling for all the IO OpAmps

2A end of block

00 dummy byte

詳細については、www.okikadevices.com をご覧ください。または、Okika Devices テクニカルサポートまでメール
でお問い合わせください：contact@OkikaDevices.com